



Universiteit van Stellenbosch

Departement Elektriese en Elektroniese Ingenieurswese

Syferstelsels 144 Praktika 6 / Tuistaak - 2004

Doelwit

Om vertrouwd te raak met die grafiese invoer en simulاسie van syferbane in die Altera MAXPLUS II omgewing.

Opdrag

Verpligtend: Volg die tutoriaal in Bylae B1 en B2 in u handboek om uself vertrouwd te maak met die basies grafiese invoer van grafiese digitale stroombane, vertaling en simulاسie in die MaxPlus omgewing.

Tuistaak: Ontwerp die volgende logiese bane, implementeer dit grafies in 'n Altera EPF8282ATC100-2 FPGA, simuleer die bane en verifieer hul funksionaliteit. LW die Quartus sagteware ondersteun nie hierdie tipe FPGA nie.

- a) Vergelyker met twee 3-bis data-poorte (A en B) en 3 uitgangbisse Gelyk, AgroterasB en BgroterasA. Hierdie kombinasiebaan vergelyk die datawaardes van poorte A en B en veroorsaak dat een van die uitgangbisse hoog gaan in ooreenstemming met die grootte van A en B. A en B is positiewe heelgetalle. Sien p 305 in handboek.
- b) Vier-na-een multipleksor wat enige van vier ingangbisse ($w_3 .. w_0$) kan selekteer en na die uitgang f kan voer. Die seleksie word bepaal deur twee bisse s_1 en s_0 . Sien handboek.

Uitvoering

Werk asseblief in groepe van **twee**. Elke student moet die geleentheid kry om op die rekenaar te werk. Elkeen moet sy/haar eie werk en die waarnemings en resultate in sy/haar eie laboratoriumboek aanteken. Maak seker dat u 'n handtekening in die laboratorium kry as bewys dat u daar was.

13 September 2004
ss144_p6